**CIRCUITOS SECUENCIALES**

Hasta ahora hemos visto dispositivos donde la salida es una función de la entrada.

En la lógica combinacional los circuitos producen una respuesta instantánea, es decir, las salidas se pueden calcular a partir de la combinación de los valores de las entradas en el mismo instante. La lógica combinacional no sirve para construir circuitos que con capacidad de memoria, es decir, funciones lógicas cuya salida en el instante presente depende de entradas en el pasado. Es entonces, cuando los circuitos secuenciales aparecen y cobran relevancia conceptos que no eran tan trascendentes para los circuitos Combinacionales, algunos de estos conceptos son: instante presente, instante siguiente, estado, retroalimentación, tiempo de propagación, sincronización, memoria, secuencia, conteo, etc.

Si ahora agregamos elementos de memoria que son dispositivos capaces de almacenar un dígito binario, llamados Flip-Flop, podremos construir circuitos donde la salida no solo dependa de las entradas Combinacionales, sino también del estado en que se encontraba en la salida.

Un circuito cuya salida depende no solo de la combinación de entrada, sino también de la historia de las entradas anteriores se denomina Circuito Secuencial.

**Diferencia entre Circuitos Combinacionales y Circuitos Secuenciales.**

Supongamos que en una cerradura es necesario aplicar la combinación, en cambio, en una caja fuerte se debe realizar una secuencia en el tiempo y cada paso depende del paso anterior. Esa es la diferencia entre combinacional y secuencial.

El secuencial está formado por un combinacional y una memoria realimentada, que es la de la realimentación a la entrada del estado de la salida.

La salida es función de la memoria y de la entrada. 



**Definición de FLIP-FLOP o Biestables.**

Un Flip-Flop o Biestables es un circuito que posee estado estable de funcionamiento, pasando del 1° estado al 2° estado por la acción de un estímulo propicio, permaneciendo indefinidamente en este 2° estado, incluso después de retirado el estímulo.

Un Biestable (Flip-Flop en inglés), es un [multivibrador](http://es.wikipedia.org/wiki/Multivibrador) capaz de permanecer en uno de dos estados posibles durante un tiempo indefinido en ausencia de perturbaciones.[1](http://es.wikipedia.org/wiki/Biestable#cite_note-0) Esta característica es ampliamente utilizada en [electrónica digital](http://es.wikipedia.org/wiki/Electr%C3%B3nica_digital) para memorizar información.

De esta forma se definen los estímulos y estados como entradas y salidas del bloque funcional o FLIP-FLOP.

Las salidas (estados) como las entradas (estímulos) son variables binarias que asociamos con 0 y 1.

De acuerdo a las estructuras planteadas para los circuitos secuenciales se puede ver que éstos se pueden diseñar con las herramientas descritas para los circuitos combinacionales, pero tomando en cuenta la retroalimentación del estado presente.

El circuito básico de memoria se obtiene por acoplamiento mutuo de dos NAND.

La salida de una compuerta se conecta a la entrada de la otra y esta combinación de retroalimentación se denomina FLIP-FLOP.



La propiedad más importante de los Biestables es que pueden permanecer en uno de los dos estados ya sea:



Estos elementos de memoria, pueden ser de distinto tipo dependiendo de la forma que funcionen u operen. Flip Flop Trigger (FF-T); Flip Flop Reset-Set (FF-RS), FF-JK, FF-JCK, FF-JKDC.

**Clasificación de los Biestables.**

Los sistemas secuenciales asíncronos son aquellos en los que las variables de entrada actúan en forma directa sobre el sistema.

Los sistemas secuenciales asíncronos se pueden caracterizar mediante los estados (niveles) de las variables de entradas o los cambios de estado de estas variables.

Los sistemas secuenciales síncronos son aquellos en los que las variables de estado interno o las variables de entrada no actúan directamente sobre el sistema, sino que lo hacen en los instantes en los que este recibe impulsos procedentes de un generador.

Por lo tanto estos Biestables sincronizados tendrán además de la entrada de información una entrada de sincronización a diferencia de los Biestables asincrónicos.

Esta entrada de sincronización se denomina generador de impulsos o clock (reloj), lo que sucede es lo que los pulsos del reloj de habilitan las compuertas NAND para el paso de la información, en el caso de los sincronizados, cuando no existe pulso una de las entradas de las compuertas, la de sincronización es 0 y por lo tanto no hay salida o modificación de estado.

|  |  |  |  |  |
| --- | --- | --- | --- | --- |
|  | **RS** | **JK** | **D** | **T** |
| **Asíncrono** | Uso común | Interés teórico |  |  |
| **Por nivel** | Interés teórico | Interés teórico | Uso común |  |
| **Por flanco** | Interés teórico | Uso común | Uso común | Interés teórico |
| **Maestro Esclavo** | Uso común | Uso común | Uso común | Interés teórico |

Asíncronos: sólo tienen entradas de control. El más empleado es el Biestables RS.

Síncronos: además de las entradas de control posee una entrada de sincronismo o de reloj. Si las entradas de control dependen de la de sincronismo se denominan síncronas y en caso contrario asíncronas. Por lo general, las entradas de control asíncronas prevalecen sobre las síncronas.

**Biestables T.**

Cambia el estado cada vez que se habilita la entrada T.

El Biestable T cambia de estado ("toggle" en inglés) cada vez que la entrada de sincronismo o de reloj se dispara mientras la entrada T está a nivel alto. Si la entrada T está a nivel bajo, el Biestable retiene el nivel previo. Puede obtenerse al unir las entradas de control de un Biestable JK, unión que se corresponde a la entrada T.

|  |  |  |
| --- | --- | --- |
| **Figura** | **Tabla de Verdad** | **Función por Minterm será:** |
|  | |  |  |  | | --- | --- | --- | | **T** | **Q** | **Q’** | | 0 | 0 | 0 | | 0 | 1 | 1 | | 1 | 0 | 1 | | 1 | 1 | 0 | |  |

Cuando la entrada T esta activa lo único que hace es cambiar el estado de la salida.

Si estaba en “0” la pone en “1”

Si estaba en “1” la pone en “0”

|  |  |
| --- | --- |
| T=0 | T = 1 |
|  |  |
|  |  |
|  |  |

**Biestables S-R**

Es el dispositivo secuencial más sencillo. También se denomina Flip-Flop S-R o latch S-R (estrictamente hablando, un Flip-Flop se diferencia de un latch en la forma en que cambia de estado). Las entradas S y R del latch S-R modifican la señal de salida Q previamente almacenada.

Su modo de funcionamiento y tabla de verdad es el siguiente.

|  |  |  |
| --- | --- | --- |
| **Figura** | **Tabla de Verdad para NORD** | **Tabla de Verdad para NAND** |
|  | |  |  |  |  | | --- | --- | --- | --- | | **S** | **R** | **Q** | **Q’** | | 0 | 0 | 0 (Mantiene) | 0 | | 0 | 1 | 0 | 1 | | 1 | 0 | 1 | 0 | | 1 | 1 | Indeseado |  |   El estado indeseado se debe evitar debido a que no sabemos que pasara cuando vuelva a la normalidad. | |  |  |  |  | | --- | --- | --- | --- | | **S** | **R** | **Q** | **Q’** | | 0 | 0 | Indeseado |  | | 0 | 1 | 0 | 1 | | 1 | 0 | 1 | 0 | | 1 | 1 | 0 (Mantiene) | 0 | |

Modo de funcionamiento.

Cuando comenzamos a trabajar con estos circuitos no sabemos cuál es su estado por lo que debemos asumir un estado como estado inicial.

Para entender el modo de funcionamiento de este Biestable vamos a proceder a construirlo a través de compuertas NORD, para ello primero recordaremos el modo de funcionamiento de estas compuertas.

|  |  |
| --- | --- |
| Compuertas NORD | Circuito S-R construido a través de compuertas NORD |
| Tabla de Verdad.   |  |  |  | | --- | --- | --- | | **A** | **B** | **Salida** | | 0 | 0 | 1 | | 0 | 1 | 0 | | 1 | 0 | 0 | | 1 | 1 | 0 | | S-R |

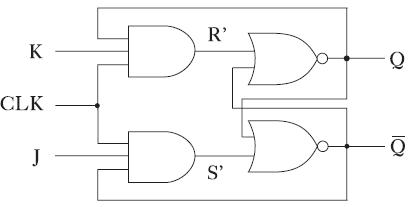
Vamos entonces a ir explicando paso por paso el funcionamiento tomando como parámetros los valores de entrada.

Estados posibles.

|  |  |
| --- | --- |
| **S=0, R=0** | **S=0, R=1** |
|  |  |
| **S=1, R=0** | **S=1, R=1 (**Estado indeseado) |
|  |  |

**Biestables J-K**

En el Biestable RS vimos que existía un estado ambiguo como consecuencia de aplicar simultáneamente dos niveles activos a las líneas R y S. La ambigüedad surge como consecuencia de resultar Q = Q a la salida, y por no conocer con certeza el estado del Flip-Flop resultante si ambas entradas se hacen inactivas simultáneamente. El Flip-Flop JK es un refinamiento del RS en el que el estado indeterminado queda, en este caso, perfectamente definido. Las entradas J y K se comportan como las entradas S y R, respectivamente; sin embargo, cuando se activan simultáneamente, el Flip-Flop conmuta al estado complementario del que se encuentra.



En la figura se muestra el esquema lógico de un Flip-Flop sincronizado a nivel. Como se aprecia existe un lazo de realimentación de las salidas hacia la puerta AND de entrada, para evitar la inestabilidad del RS. Cuando las entradas J y K aparecen simultáneamente activas, la salida que en ese momento se encuentre a 1 hace que la salida de la puerta AND correspondiente se ponga a 1 (la otra permanecerá en 0), lo que hace bascular el Flip-Flop en cualquier caso. Hay que hacer notar que esta conexión de realimentación del Flip-Flop JK a la que hacíamos referencia hace que, si la señal de reloj permanece a 1 (siempre que J = K = 1), se producirán transiciones de forma continua e incontrolada, con el resultado final de que no podemos predecir en qué estado se va a quedar el Flip-Flop al deshabilitar el reloj.

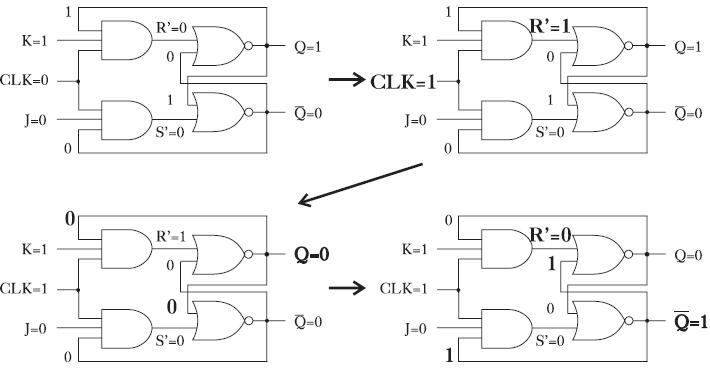
En la figura puede observarse que cuando el reloj es cero se verifica que R'= S'= 0, con lo que el Flip-Flop mantiene el estado previamente almacenado, es decir, Qn+1 = Qn.

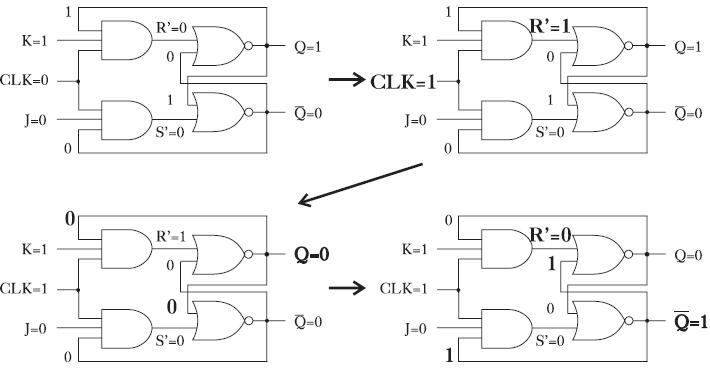
Veamos algunas transiciones debidas a la activación de J y K cuando el reloj está en un nivel activo (CLK = 1). Obviamente, cuando J y K están desactivadas, es decir son cero, el Biestable mantiene el estado actual, lo mismo que ocurría con el Flip-Flop RS.

Supongamos el Flip-Flop en Q = 1 y queremos ponerlo a 0. Para ello necesitamos activar (poner a 1) la entrada K. El comportamiento del Biestables se puede observar en la figura a continuación.

Supongamos el Flip-Flop en Q = 0 y queremos ponerlo a 1. Para ello necesitamos activar (poner a 1) la entrada J (figura 5.9).

En la figura 5.10 vemos que pasa cuando J y K están activas simultáneamente (es decir, J = K = 1). Suponemos que inicialmente el Biestables tiene almacenado el estado Q = 1.





El Biestable JK es también llamado "Biestable universal" debido a que con él, se pueden implementar otros tipos de Biestable, como el Biestable tipo D o el Biestable tipo T.

Un Flip-Flop JK es un refinamiento del Flip-Flop SR en el sentido que la condición indeterminada del tipo SR se define en el tipo JK. Las entradas J y K se comportan como las entradas S y R para iniciar y reinicia el Flip-Flop, respectivamente. Cuando las entradas J y K son ambas iguales a 1, una transición de reloj alterna las salidas del Flip-Flop a su estado complementario.

Este dispositivo de almacenamiento es temporal que se encuentra dos estados (alto y bajo), cuyas entradas principales, J y K, a las que debe el nombre, permiten al ser activadas:

J: El grabado (set en inglés), puesta a 1 ó nivel alto de la salida.

K: El borrado (reset en inglés), puesta a 0 ó nivel bajo de la salida.

Si no se activa ninguna de las entradas, el Biestable permanece en el estado que poseía tras la última operación de borrado o grabado. A diferencia del [Biestable RS](http://es.wikipedia.org/wiki/Biestable#Biestable_RS), en el caso de activarse ambas entradas a la vez, la salida adquirirá el estado contrario al que tenía.

|  |  |  |
| --- | --- | --- |
| **Figura** | **Tabla de Verdad** | **Función por Minterm será:** |
|  | |  |  |  |  |  | | --- | --- | --- | --- | --- | | Condición | **J(S)** | **K(R)** | **Q** | **Q’** | | Mantenimiento | 0 | 0 | No cambia | | | Reset | 0 | 1 | 0 | 1 | | Set | 1 | 0 | 1 | 0 | | Conmutación | 1 | 1 | Opuesto | |   Se mantiene el estado negado anterior. |  |

Modo de funcionamiento.

|  |  |
| --- | --- |
| J-K | Cuando J=0 y K=1 y llega un pulso de reloj a la entrada CLK, el Flip-Flop cambia a 0(Q=0).  Cuando J=1 y K=0 y se presenta un pulso de reloj, la salida Q cambia a 1 |

**Biestables D**

Tiene una sola entrada

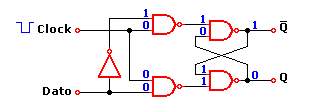
Con un Biestable RS se puede implementar un Biestable tipo D si se coloca entre las dos entradas R y S un [inversor](http://www.unicrom.com/Tut_compuerta_not.asp) como se



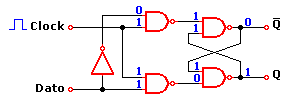
|  |  |  |
| --- | --- | --- |
| **Figura** | **Tabla de Verdad** | **Función por Minterm será:** |
|  | |  |  |  | | --- | --- | --- | | D | Q | Q’ | | 0 | X | 0 | | 1 | X | 1 | |  |

El estado se refleja en el siguiente ciclo del reloj.

En este circuito no existe la posibilidad de que las dos entradas estén a nivel alto, ya que posee un inversor entre una y otra, de tal modo que R = ~S, observa el siguiente gráfico, aquí se supone la entrada Dato a nivel 0...



Veamos que ocurre cuando la entrada Dato, pasa a 1 y CK cambia de estado pasando también a 1, según como se van transmitiendo los datos por las compuertas resulta Q=1 y ~Q=0.



Para que el Flip-Flop retorne a su estado inicial, la entrada Dato D deberá pasar a 0 y sólo se transferirá a la salida si Ck es 1. Nuevamente se repite el caso que para leer el datos debe ser cok = 1.

**IMPORTNATE:** En el siguiente link podrá probar el funcionamiento de estos Biestables.

<http://meteo.ieec.uned.es/www_Usumeteog/comp_sec_biestables_asincronos.html>